

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-66192

(43) 公開日 平成7年(1995)3月10日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/316	S	7352-4M		
29/78				
29/864		7514-4M	H 0 1 L 29/ 78	3 0 1 B
			29/ 90	T
			審査請求 未請求 請求項の数25	OL (全 9 頁)

(21) 出願番号 特願平5-205230

(22) 出願日 平成5年(1993)8月19日

(71) 出願人 592054856

クリー リサーチ インコーポレイテッド
CREE RESEARCH INCOR
PORATED

アメリカ合衆国 ノースカロライナ州
27713 グラム メリディアン パークウ
エイ 2810 スイート 176

(72) 発明者 ジョン・ダブリュー・バルマワー

アメリカ合衆国ノース・カロライナ州
27513, カリー, トラッパーズ・ラン・ド
ライブ 125

(74) 代理人 弁理士 湯浅 義三 (外6名)

(54) 【発明の名称】 炭化ケイ素表面に高品質パッシベーション層を形成する方法及びパッシベーション領域を有する炭化ケイ素基材のデバイス構造

(57) 【要約】

【目的】 炭化ケイ素の表面に高品質のパッシベーション層を形成する方法を提供する。

【構成】 本方法は、デバイス構造の炭化ケイ素部分の上のケイ素含有材料の犠牲層を酸化する工程を含む。上記酸化により、犠牲層が実質的に消尽され、炭化ケイ素部分の上に酸化物のパッシベーション層が形成される。上記パッシベーション層は、該パッシベーション層を形成する酸化物層の電気的な完全性を損なう恐れのあるドーパントを実質的に含まない。

【特許請求の範囲】

【請求項1】 炭化ケイ素の表面に高品質のパッシベーション層を形成する方法において、デバイス構造の炭化ケイ素部分のケイ素含有材料から成る犠牲層を酸化して該犠牲層を実質的に消尽させ、前記炭化ケイ素部分の上に酸化物のパッシベーション層を形成する工程を備え、前記パッシベーション層は、前記酸化物層の電気的な完全性を損なう恐れのあるドーパント並びに他のどのような化学種も実質的に含まないことを特徴とする方法。

【請求項2】 請求項1の方法において、前記犠牲層を熱酸化する前に、デバイス構造の炭化ケイ素部分の上にケイ素含有材料の犠牲層を形成する工程を更に備えることを特徴とする方法。

【請求項3】 請求項1の方法において、前記犠牲層を酸化する工程が、前記犠牲層を熱酸化する工程を含むことを特徴とする方法。

【請求項4】 請求項2の方法において、ケイ素含有材料から成る犠牲層を形成する前記工程が、多結晶シリコン、窒化ケイ素、ホウ素ドーパされた炭化ケイ素、又は未ドーパの炭化ケイ素からなる群から選択された前記犠牲層を形成する工程を含むことを特徴とする方法。

【請求項5】 請求項1の方法において、ケイ素含有材料から成る犠牲層を形成する前記工程が、結果的に生ずる酸化物の電気的な特性に影響を及ぼすことのできる不純物の不純物濃度が $5 \times 10^{16} \text{ cm}^{-3}$ 又はそれ以下のケイ素含有材料から前記犠牲層を形成する工程を含むことを特徴とする方法。

【請求項6】 請求項1の方法において、ケイ素含有材料から成る犠牲層を形成する前記工程が、 $5 \times 10^{16} \text{ cm}^{-3}$ あるいはそれ以下のアルミニウム濃度を有するケイ素含有材料から前記犠牲層を形成する工程を含むことを特徴とする方法。

【請求項7】 請求項3の方法において、前記犠牲層を熱酸化して該犠牲層を実質的に消尽させる前記工程が、前記犠牲層を、その下の炭化ケイ素部分を酸化することなく、熱酸化する工程を含むことを特徴とする方法。

【請求項8】 請求項2の方法において、ケイ素含有材料から成る犠牲層を形成する前記工程が、所定の望ましい厚みを有する犠牲層を形成する工程を含み、前記犠牲層を熱酸化して該犠牲層を実質的に消尽させる前記工程が、使用する熱酸化速度で前記犠牲層を実質的に消尽させるに十分な時間にわたって、前記犠牲層を熱酸化する工程を含むことを特徴とする方法。

【請求項9】 請求項2の方法において、デバイス構造の炭化ケイ素部分の上にケイ素含有材料から成る犠牲層を形成する前記工程が、6H、3C、4H、2H、及び15Rのポリタイプの炭化ケイ素から成る群から選択されたポリタイプを有する炭化ケイ素部分の上に前記犠牲層を形成する工程を含むことを特徴とする方法。

【請求項10】 請求項1の方法において、デバイス構造の炭化ケイ素部分の上にケイ素含有材料から成る犠牲層を形成する前記工程が、6H、3C、4H、2H、及び15Rのポリタイプの炭化ケイ素から成る群から選択されたポリタイプを有する炭化ケイ素部分の上に前記犠牲層を形成する工程を含むことを特徴とする方法。

【請求項11】 請求項1の方法において、前記犠牲層を酸化して該犠牲層を実質的に消尽させる前記工程が、前記犠牲層を熱酸化して酸化物層を形成する工程を含み、前記酸化物層は、前記犠牲層の厚み並びに前記犠牲層のケイ素含有材料の酸化物消尽係数に基づき、前記犠牲層を実質的に消尽させるに十分な厚みを有することを特徴とする方法。

【請求項12】 請求項11の方法において、前記犠牲層は炭化ケイ素を含み、前記犠牲層を熱酸化する前記工程が、前記犠牲層の厚み並びに炭化ケイ素に対する酸化物消尽係数に基づき、前記犠牲層を酸化する工程を含むことを特徴とする方法。

【請求項13】 請求項12の方法において、炭化ケイ素に対する前記消尽係数が、炭化ケイ素のケイ素原子の密度に対する二酸化ケイ素のケイ素原子の密度の比であることを特徴とする方法。

【請求項14】 請求項2の方法において、デバイス構造の炭化ケイ素部分の上にケイ素含有材料から成る犠牲層を形成する前記工程が、炭化ケイ素のp形の部分の上に前記犠牲層を形成する工程を含むことを特徴とする方法。

【請求項15】 請求項14の方法において、炭化ケイ素のp形の部分の上に前記犠牲層を形成する前記工程が、炭化ケイ素のアルミニウムドーパされたp形の部分の上に前記犠牲層を形成する工程を含むことを特徴とする方法。

【請求項16】 請求項1の方法において、前記犠牲層を酸化する前記工程が、デバイス構造の炭化ケイ素部分に設けられ所望の厚みを有する二酸化ケイ素の層から形成されたデバイス構造を酸化し、前記二酸化ケイ素と前記炭化ケイ素との間の界面を前記炭化ケイ素部分の中に若干侵入させる工程を含むことを特徴とする方法。

【請求項17】 請求項16の方法において、前記デバイス構造を酸化する工程の前に、所望の厚みを有する二酸化ケイ素の層を前記デバイス構造の前記炭化ケイ素部分の上に形成するがその際には前記炭化ケイ素部分を酸化させない工程を含むことを特徴とする方法。

【請求項18】 請求項17の方法において、所望の厚みを有する二酸化ケイ素の層をデバイス構造の炭化ケイ素部分の上に形成する前記工程が、前記二酸化ケイ素の層を化学蒸着によって形成する工程を含むことを特徴とする方法。

【請求項19】 請求項1の方法において、前記犠牲層

はケイ素から形成され、前記炭化ケイ素部分と前記ケイ素の犠牲層との間にホウ素ドーパされた炭化ケイ素の薄いエピタキシャル層を形成する工程を更に備え、前記層は、形成された酸化物にアルミニウムが到達することを阻止するに十分な極力薄い厚みを有することを特徴とする方法。

【請求項20】 請求項19の方法において、ホウ素ドーパされた炭化ケイ素のエピタキシャル層を形成する前記工程が、半導体のホウ素ドーパされた炭化ケイ素の層、及びホウ素ドーパされたp形の炭化ケイ素の層から成る群から選択された層を形成する工程を含むことを特徴とする方法。

【請求項21】 請求項19の方法において、前記ケイ素の層を熱酸化する前記工程が、前記ケイ素の層を酸化して前記炭化ケイ素部分の上に酸化物のバッシペーション層を形成する工程を含み、前記酸化物の層は、 $3 \times 10^{17} \text{ (} 3 \times 10^{17} \text{ cm}^{-3} \text{)}$ あるいはそれ以下のアルミニウムのドーパント濃度を有することを特徴とする方法。

【請求項22】 ドーパされた炭化ケイ素の上で成長させた酸化物に通常伴う不純物を実質的に含まないバッシペーション領域を有する炭化ケイ素基材のデバイス構造において、

炭化ケイ素部分と、
該炭化ケイ素部分の上で熱酸化により成長させた層とを備え、該酸化物層が実質的にアルミニウムを含まないことを特徴とするデバイス構造。

【請求項23】 請求項22のデバイス構造において、前記酸化物層は、 $3 \times 10^{17} \text{ (} 3 \times 10^{17} \text{ cm}^{-3} \text{)}$ あるいはそれ以下のアルミニウムのドーパント濃度を有することを特徴とするデバイス構造。

【請求項24】 請求項22のデバイス構造において、前記炭化ケイ素部分は、基材、エピタキシャル層、メサの側壁、注入された又は拡散されたウエル、並びにこれらの任意の組み合わせから成る群から選択されることを特徴とするデバイス構造。

【請求項25】 請求項22のデバイス構造において、前記酸化物層は、炭化ケイ素の熱酸化に通常伴う炭素及び酸素の副生物を実質的に含まないことを特徴とするデバイス構造。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は超小形電子構造を不活性化する方法に関し、より詳細には、二酸化ケイ素を用いる炭化ケイ素構造のバッシペーションに関する。

【0002】

【従来の技術】 炭化ケイ素 (SiC) は、超小形電子デバイスに使用するのに望ましい理論的及び実質的な多くの利点を有している。これらの利点は良く知られており、例えば、バンドギャップ (禁止帯幅) が広く、降伏電圧が高く、熱伝導度が高く、電子ドリフト速度が大きい

く、熱的な安定性に優れ、更に、優れた放射抵抗すなわち「硬度 (hardness)」を有することが挙げられる。これらの利点は今までに認識されており、特許文献又は非特許文献に良く説明されている。

【0003】 炭化ケイ素の化学的な利点の1つは、炭化ケイ素構造及びデバイスを不活性化するために使用することができる安定した周知の酸化物、すなわち二酸化ケイ素 (SiO_2) を形成することが可能なことである。電子デバイスの当業者には周知のように、適正に熱成長させた酸化物のバッシペーション層は、これに関連する利点を有する酸化物半導体の界面をもたらし、該界面は、半導体の表面にダングリング・ボンド (時にはダングリング原子価と呼ばれる) が存在することを大幅に排除し、従って、界面の電荷及びトラップの如き上記ダングリング・ボンドに関連する問題を大幅に解消する。

【0004】 しかしながら、炭化ケイ素のある特性のために、炭化ケイ素と二酸化ケイ素でバッシペーションすることにより生ずる幾つかの問題がある。詳細に言えば、炭化ケイ素に対する一般的なp形のドーパントはアルミニウムである。アルミニウムは非常に高いp形導電率を炭化ケイ素に与えるが、p形の炭化ケイ素上に熱成長させた酸化物のバッシペーション層にアルミニウムが存在すると、二酸化ケイ素と炭化ケイ素の界面に固定された大きな酸化物電荷及び高いトラップ密度が生ずる傾向があるということが近年判明した。アルミニウムの濃度が十分に高い場合には (例えば、p形の炭化ケイ素上に酸化物を成長させた場合)、その結果生ずる酸化物が非常に大きな漏れ電流を有することになり、バッシペーションすなわち電氣的な分離を不都合にし、場合によっては意味のないものとする。この問題は、シリコンを二酸化ケイ素で不活性化する時には起こらず、その理由は、アルミニウムはシリコンに対しては一般的なドーパントではないからである。

【0005】 上述の特性の結果、熱成長させた酸化物を用いて炭化ケイ素のメサ型のp⁺n⁻接合の如き構造を不活性化した場合には、その結果生ずるデバイスは、比較的高い電圧 (すなわち、50ボルトよりも高い電圧) の逆バイアスにおいて過度の漏れ電流を生ずる傾向がある。この漏れ電流は明らかに接合のp⁺側のバッシペーションの品質が劣っていることにより生ずるものであり、接合の周囲に短絡を生ずるに十分な電流を生ずる。幾つかのpチャネルMOSFET (金属-酸化物-半導体電界効果トランジスタ) においては、ゲート接点、p⁺ソース及びドレインのウエルに重なる酸化物中の全体にわたって短絡を生じている。

【0006】 また、アルミニウムドーパされたp形チャネル領域の上の酸化物層の電氣的な完全性 (integrity) が極めて重要であるN (nチャネル) MOSFETにおいては、高い界面トラップ密度及び固定酸化物電荷がトランジスタに、高いしきい電圧、低い相互

コンダクタンス、室温における低いチャネル移動度を与える傾向があり、これら特性は総て温度と共に劇的に変化する。上述の如きMOSFETが加熱されると、熱により発生するキャリアの密度が増大して界面のトラップを充填する傾向があるので、その挙動は改善される。

【0007】炭化ケイ素とシリコンとの間の異なりから生ずる他の問題は、シリコンの不活性化すなわちパッシベーションの間には生じない炭素及び酸素の化合物が、炭化ケイ素のパッシベーションの間にはその酸化により生ずることである。確実に分らないが、上記炭素及び酸素から成る化学種は、炭化ケイ素の上に成長した二酸化ケイ素の層の電気的な完全性を損なわせる可能性があり、恐らく、固定的な酸化物電荷並びに早期の電気的な欠陥すなわち故障を起こす。

【0008】最後に、今までの研究は、窒素の如きn形のドーパントは、炭化ケイ素の熱酸化の間に極度に蓄積すなわち堆積する傾向があり、その結果、材料全体に比較して10倍以上高い界面濃度が生ずる。また、そのようなドーパントの蓄積は、MOSFETの如きデバイスの電気的な特性に大きな影響を与える。

【0009】従って、特に二酸化ケイ素によって、炭化ケイ素のデバイス構造を不活性化して上述の如き問題を解消するための方法を開発する必要がある。

【0010】

【発明が解決しようとする課題及び課題を解決するための手段】本発明の目的は、炭化ケイ素の表面に高品質のパッシベーション層を形成する方法及び該方法によってもたらされる構造、並びに、高品質の酸化物半導体の界面をを提供することであり、上記酸化物のパッシベーション層は、該酸化物の層の電気的な完全性を損なわせる恐れのあるドーパント並びに炭素及び酸素から成る副生物である化学種を実質的に含まない。

【0011】本発明は、デバイス構造の炭化ケイ素部分の上のケイ素含有材料から成る犠牲層を酸化し、該犠牲層を実質的に消尽させて上記炭化ケイ素部分の上に酸化物のパッシベーション層を形成し、その際に、上記酸化物の層の電気的な完全性を損なわせる恐れのあるドーパント並びに炭素及び酸素の副生物である化学種を、上記パッシベーション層が実質的に含まないようにすることにより、上記目的を達成する。

【0012】他の実施例においては、本発明は、デバイス構造の炭化ケイ素部分の上に設けられ、所望の厚みを有する二酸化ケイ素の層から成るデバイス構造を酸化し、上記二酸化ケイ素と上記炭化ケイ素との間の界面を上記炭化ケイ素部分の中に若干侵入させる工程を含む。更に、本発明は、上記デバイス構造を酸化する工程の前に、所望の厚みを有する二酸化ケイ素の層を上記デバイス構造の炭化ケイ素部分の上に形成するがその際には上記炭化ケイ素部分を酸化させない工程を含む。

【0013】他の実施例においては、本発明は、炭化ケ

イ素基材のデバイスの先駆体構造を提供し、該構造は、炭化ケイ素部分と、該炭化ケイ素部分に設けられるケイ素含有材料から成る犠牲層とを備え、該犠牲層は、多結晶シリコン(Si)、窒化ケイ素(Si₃N₄)、又は未ドーパの炭化ケイ素からなる群から選択される。

【0014】別の実施例においては、本発明は、炭化ケイ素の上で成長する酸化物に通常伴う不純物を実質的に含まないパッシベーション領域を有する炭化ケイ素基材のデバイス構造を提供し、該デバイス構造は、炭化ケイ素部分と、該炭化ケイ素部分の上で熱酸化により成長した酸化層とを備え、該酸化層は、アルミニウム、あるいは、炭化ケイ素の熱酸化に通常伴う炭素及び酸素から成る副生物を実質的に含まない。

【0015】本発明の上述及び他の目的若しくは利点及び特徴、並びに、本発明を実施する態様は、本発明の好ましい実施例を示す図面を参照しながら以下の詳細な記載を読むことにより、容易に理解することができよう。

【0016】

【実施例】本発明は、炭化ケイ素の表面に高品質のパッシベーション層を得るための方法である。一実施例においては、本方法は、デバイス構造の炭化ケイ素部分上のシリコンを含有する材料の犠牲層を酸化することにより上記犠牲層を実質的に消尽させ、これにより、酸化物層の電気的な完全性を低減させる恐れのあるドーパント、並びに炭素及び酸素の副生物の化学種を実質的に含まない酸化物のパッシベーション層を上記炭化ケイ素部分に形成する工程を含む。好ましい実施例においては、本方法は更に、上記犠牲層を熱酸化させる工程の前に、シリコンを含有する材料から成る犠牲層をデバイス構造の炭化ケイ素部分上に形成する工程を備える。好ましい実施例においては、犠牲層を形成する上記工程は、多結晶シリコン、窒化ケイ素、又は未ドーパ炭化ケイ素から成る群から上記犠牲層を形成する工程を含む。ここで使用される炭化ケイ素の未ドーパ層は、 $5 \times 10^{-16} \text{ cm}^{-3}$ あるいはそれ以下のキャリア濃度を有するのが好ましい。

【0017】シリコンは、犠牲層に対して最も好ましい材料であり、その理由は、第一に炭素を含まず、それ故に、酸化された時に炭素及び酸素の副生物の存在を実質的に排除するからである。また、シリコンは炭化ケイ素よりもかなり迅速に酸化し、従って、シリコンが消尽された時に、シリコンに対する適宜な酸化速度で上記酸化が効果的に停止する。その結果、高品質のSiO₂-SiC界面を制御可能に形成することができる。

【0018】更に好ましい実施例においては、犠牲層を形成する上記工程は、所定の望ましい厚みの犠牲層を形成する工程を含み、該工程においては、上記犠牲層を熱酸化する工程は、使用する熱酸化の速度で上記犠牲層を実質的に消尽するに十分な時間にわたって上記犠牲層を酸化させる工程を含む。

【0019】また、好ましい実施例においては、上記デバイス構造の炭化ケイ素部分は、6H、3C、4H、2H及び15Rのポリタイプの炭化ケイ素から成る群から選択されたポリタイプを有する炭化ケイ素部分を備える。

【0020】上記好ましい実施例においては、犠牲層を酸化させる上記工程は、上記犠牲層を熱酸化させる工程を含み、該工程は、その下に存在する上記炭化ケイ素部分を酸化させることなく実行するのが最も好ましい。この点に関して、上記熱酸化は、犠牲層の厚み、並びに、該犠牲層のケイ素含有材料の酸化物消尽係数に基づき、上記犠牲層を実質的に消尽させるに十分な厚みを有する酸化物層を形成するのが望ましい。本明細書で使用する、ケイ素含有材料の酸化に関する消尽係数とは、ケイ素含有材料のケイ素原子の密度に対する二酸化ケイ素のケイ素原子の密度の比を表している。従って、上記犠牲層を熱酸化する工程は、該犠牲層の厚み、並びに、ケイ素含有材料に関する酸化物消尽係数に基づき、上記犠牲層を酸化する工程を含む。

【0021】従来技術の項で説明したように、本発明の方法は、アルミニウムが酸化物に混入するのを防止するのに最も効果的である。従って、犠牲層を形成する上記工程は、炭化ケイ素のp形の部分に上記犠牲層を形成するのが好ましく、更に、炭化ケイ素のアルミニウムドーパされたp形の部分に形成するのが最も好ましい。

【0022】別の利点として、本発明の犠牲層を用いることにより、SiCの層を直接酸化する時に生ずることのある問題である、熱酸化の間に下層のSiCの中にドーパントが再分布するという恐れを取り除くことができる。

【0023】代替実施例においては、本方法は、ケイ素を犠牲層として用いた場合には、炭化ケイ素部分とケイ素の犠牲層との間に、ホウ素ドーパされた炭化ケイ素の層を形成する工程を含むことができる。ホウ素ドーパされた炭化ケイ素の層は、半導性ホウ素ドーパされた炭化ケイ素の層、及び、ホウ素ドーパされたp形の炭化ケイ素の層から成る群から選択することができる。

【0024】他の代替実施例においては、犠牲層全体をホウ素ドーパされた炭化ケイ素のエピタキシャル層から形成することができる。炭化ケイ素及び二酸化ケイ素に関する当業者には周知のように、ホウ素(B)は、炭化ケイ素に対するp形のドーパントであるが、その一方は、二酸化ケイ素の電子的な特性に対してほとんどあるいは全く否定的な効果をもたない。また、そのような層はp形の特性を有するので、他のp形のSiC層又は基材に使用する時には、酸化の間に完全に消尽される必要がない。

【0025】好ましい実施例においては、ケイ素の層を犠牲層として用いる時には、本方法は、上記ケイ素の層を酸化し、 $3E17(3 \times 10^{17} \text{ cm}^{-3})$ あるいはそ

れ以下のアルミニウムのドーパント濃度を有する酸化物のパッシベーション層を形成する工程を含む。

【0026】代替実施例においては、本発明の方法は、デバイス構造の炭化ケイ素部分の上に設けられると共に、所望の厚みを有する二酸化ケイ素の層から形成されるデバイス構造を酸化させ、これにより、上記二酸化ケイ素と上記炭化ケイ素との間の界面を上記炭化ケイ素部分の中へ若干侵入させる工程を含むことができる。上述の実施例におけるように、上記酸化する工程は、デバイス構造の熱酸化を含むことができる。この実施例の方法は更に、上記デバイス構造全体を酸化させる上記工程の前に、上記炭化ケイ素部分を酸化させることなく、上記デバイス構造の炭化ケイ素部分の上に所望の厚みを有する二酸化ケイ素の層を形成する工程を含むのが極めて好ましい。この点に関して、炭化ケイ素部分の上に所望の厚みを有する二酸化ケイ素の層を形成する好ましい方法は、化学蒸着により該層を形成する工程を含む。上述の実施例におけるように、炭化ケイ素部分は、6H、3C、4H、2H及び15Rのポリタイプの炭化ケイ素から成る群から選択されたポリタイプを有するのが好ましい。また、二酸化ケイ素の層を形成する上記工程が、炭化ケイ素のアルミニウムドーパされたp形の部分の上に上記層を形成する工程を含む場合に、本発明が極めて有用であることが判明した。

【0027】他の実施例においては、本発明は、炭化ケイ素基材のデバイスの先駆体構造を提供し、該構造は、炭化ケイ素部分と、該炭化ケイ素部分上のケイ素含有材料から成る犠牲層とを備え、該犠牲層は、多結晶シリコン、多結晶窒化ケイ素、及び未ドーパの炭化ケイ素(多結晶型又はエピタキシャル)から成る群から選択される。上述の実施例における未ドーパの炭化ケイ素に関する好ましいキャリア濃度は、本実施例においても好ましい濃度である。すなわち、本発明のデバイスの先駆体構造の好ましい実施例においては、上記犠牲層は、 $5E16(5 \times 10^{16} \text{ cm}^{-3})$ あるいはそれ以下のキャリア濃度を有する未ドーパの炭化ケイ素を備える。

【0028】別の実施例においては、本発明は、炭化ケイ素上に成長する酸化物に通常伴う不純物を実質的に含まないパッシベーション領域を有する炭化ケイ素基材のデバイス構造を提供する。この構造は、炭化ケイ素部分と、該炭化ケイ素部分の上に熱酸化で成長した酸化層とを備え、該酸化層は、アルミニウム、並びに、炭化ケイ素の熱酸化に通常伴う炭素及び酸素から成る副生物を実質的に含まない。最も好ましいデバイス構造においては、上記酸化層は、 $3E17(3 \times 10^{17} \text{ cm}^{-3})$ あるいはそれ以下のアルミニウムのドーパント濃度を有する。炭化ケイ素並びに超小形電子デバイス構造に関する当業者には周知のように、デバイス構造の炭化ケイ素部分は、基材、エピタキシャル層、メサ側壁、注入又は拡散されたウエル、並びに、これらの構成要素のあらゆる

組み合わせから成る群から選択することができる。

【0029】図1乃至図6は同一のデバイスを示すものではないが、本発明の幾つかの利点を表している。図1乃至図3は、それぞれ298K、473K及び673Kの温度のインバージョン・モードの6H-SiCのMOSFETに関する、選択されたゲート電圧におけるドレイン電流とドレイン電圧の関係をプロットしたグラフである。図1乃至図3に示す特徴を有するMOSFETを形成するためには本発明の技術を用いておらず、従って、図1乃至図3は比較をするために示したものである。

【0030】そのような比較を行うために、図4乃至図6は、298K、423K及び573Kにおいて測定した図1乃至図3と同様の情報を表しており、図4乃至図6に関しては、酸化物からアルミニウムを完全に除去しようとしたものである。これは、イオン注入された n^+ ソース及びドレインのウエルを用いて、炭化ケイ素のSi面に形成された幾つかのプレーナMOSFETに対して実行された。更に比較するために、図1乃至図3のデバイスはドライ酸化技術を用いて形成されたものであり、一方、図4乃至図6のデバイスはウェット酸化技術を用いて形成されたものである。更に、図4乃至図6のpチャネルは、図1乃至図3のデバイスのpチャネルよりも少ないアルミニウムを含んでいる。

【0031】バルク型の炭化ケイ素、及び炭化ケイ素のエピタキシャル層を形成するための適宜な技術、炭化ケイ素のイオン注入を行うための適宜な技術、並びに、炭化ケイ素のドライエッチングを行うための適宜な技術は、種々の特許明細書に記載されている。そのような特許明細書としては、米国特許第4,912,063号、同第4,912,064号、同第4,865,685号、同第4,866,005号、及び同第5,087,576号がある。

【0032】酸化物からアルミニウムを排除するように形成されたMOSFETと従来のMOSFETとの間の主要な違いは、pチャネル層の頂部に成長した未ドーパの6H-SiCの非常に薄い層を含む点にある。最初にp形層を成長させ、 $p=4.3 \times 10^{15} \text{ cm}^{-3}$ であることを測定した。次に、僅か37ナノメートル(nm)の厚みの未ドーパ炭化ケイ素のエピタキシャル層($n=2-8 \times 10^{15} \text{ cm}^{-3}$)を頂部に成長させた。上述のように、この層を含める目的は、該層を酸化の間に消滅させ、 SiO_2/SiC の界面が、p形材料に非常に接近した点で、あるいは、p形材料の中に僅か1又は2の単分子層だけ侵入した点で止まるようにすることである。

【0033】デバイスを形成してそのウエルを注入した後に、デバイスのウェーハを湿った酸系の中で1200°Cで49分間酸化し、62ナノメートルの酸化物の厚みを得た。酸化物の消費係数が0.47であり、従来の活性型のイオンエッチング(RIE)においては約6ナ

ノメートルのロスがあるとすれば、この厚みは、 SiO_2/SiC の界面をp形材料の約2ナノメートルの範囲まで移動させる。そのような方法が実際的なものであるか否か、あるいは、その界面がアルミニウムを有するか否かを特に確認できなかったが、従来のMOSFETに比較して、酸化物の中のアルミニウムはかなり少ないことは確かである。

【0034】図1乃至図3並びに図4乃至図6は、本発明によってもたらされるそのようなデバイスの改善を示している。図1乃至図3の特徴を有するデバイスに関しては、最大の相互コンダクタンスは、+24ボルト(V)のゲート電圧において、1ミリメートル当たり0.25ミリジーメンス(0.25mS/mm)であった。+16Vのゲート電圧におけるオン電流(on-current)は0.5ミリアンペア(mA)であった。本発明においては、図4乃至図6に示すように、16ボルトのゲート電圧における室温のドレイン電流は18.6mAであり、また、上記ゲート電圧における相互コンダクタンスは2.8mS/mmであった。しきい電圧は約1.9Vであって、この値は、図1乃至図3のデバイスで得られる9乃至12ボルトよりもかなり低い。チャンネル移動率は約46 $\text{ cm}^2/\text{V} \cdot \text{sec}$ と測定され、また、サブ・しきい漏れ電流(ゲート電圧は0ボルト)は560ナノアンペア(nA)であった図5及び図6は、より高い温度におけるデバイスの作用を比較している。温度が150°Cまで上昇すると、図5に示すように、16ボルトのゲート電圧における電流及び相互コンダクタンスが上昇してそれぞれ29mA及び3.6mS/mmとなり、しきい電圧は約-0.2ボルトまで減少する。この傾向は、図6に示すように300°Cまで続く。この温度においては、16ボルトのゲート電圧における電流及び相互コンダクタンスは、それぞれ35mA及び3.9mS/mmであった。このデバイスのしきい電圧は-0.8ボルトまで低下したが、0ボルトのゲート電圧におけるドレイン電流は僅かに47マイクロアンペア(μA)であった。300°Cのチャンネル移動率は約43.5 $\text{ cm}^2/\text{V} \cdot \text{sec}$ まで低下した。

【0035】図7及び図8並びに図9乃至図11は、本発明を使用した場合並びにその結果生ずる製品を更に説明している。

【0036】図7は、その全体を参照符号10で示されるデバイスの先駆体をしており、該先駆体は、n形の6H-SiCの基材11、及びp形の6Hのエピタキシャル層12から形成されている。本発明によれば、バッシベーションの前に、未ドーパの犠牲的なエピタキシャル層(「エビレイヤー(epilayer)」)が、p形のエピタキシャル層12の上に追加される。

【0037】酸化され更に処理された完成されたデバイス(これも参照符号10で示す)が図8に示されている。図8もn形の基材11並びにp形のエピタキシャル

11

層12を示しているが、更に、n⁺注入されたウエル14、15、金属のソース接点16、金属のドレイン接点17、並びに金属のゲート接点18も示している。好ましい実施例においては、ソース接点16及びドレイン接点17はニッケルから形成されており、ゲート接点18はモリブデンから形成されている。図8には、未ドーパのエピタキシャル層13を酸化することにより生じた酸化物層19も示されている。本発明の方法を採用することにより、酸化物層19は、p形の層12からではなく、未ドーパ層13から形成され、従って、酸化物中のドーパント濃度が極力低くなり、該ドーパントに関連する問題が極めて少なくなる。

【0038】図9乃至図11は、その全体を参照符号20で示され、本発明により形成されるメサ型のIMPATT (インパット: impact avalanche transit time) デバイスの形成順序を示している。

図9は、n形の6H-SiC基板2-1、n形のエピレイヤー22、第2のn形のエピレイヤー23、並びにp形のエピレイヤー24を示している。代表的な実施例においては、第1のn形のエピタキシャル層22は、約 $2-3 \times 10^{16}$ のキャリア濃度を有しており、第2のn形のエピタキシャル層23は、約 7×10^{17} のキャリア濃度を有しており、p形のエピタキシャル層は、 5×10^{18} あるいはそれ以上のキャリア濃度を有している。

【0039】図10は、図9と同様な構造を示しているが、図10の構造においては、デバイスのメサ部分及び後方部分に、ポリシリコンの薄層25が追加されている。ポリシリコンの薄層25は勿論、本明細書で言う犠牲層である。上述のように、ある実施例においては、ホウ素ドーパされた炭化ケイ素の薄層を、ポリシリコン層25と表面(すなわち、それぞれのSiC層21、22、23、24の縁部)との間に追加することができる。ホウ素ドーパされた層は、界面からのアルミニウムを阻止するに十分な厚みを有するように極力薄くする必要がある。適当な厚みは、現在のところ約1乃至50nmであると思われる。

【0040】図11は、本発明を採用して完成されたデバイスを示している。図11は、デバイスのメサ部分のポリシリコン層が消滅され、酸化物のパッシベーション層26が形成されている点において図10と異なる。この場合にも、本発明を採用することにより、酸化物層26の中のドーパント濃度は、特に重くドーパされたp形のエピタキシャル層24付近で、極めて低く維持されている。上述のように、酸化物層26が十分なキャリア濃度を有する場合には、層24と層23との間に短絡が生じ、これによりデバイスの機能を損なわせることがある。

【0041】デバイスを完成させるために、図9乃至図11は、ニッケルで形成されるのが好ましい基材に対するオーミック接触(オーミック・コンタクト)と、アル

12

ミニウム合金から形成されるのが好ましいメサ上のp形のエピタキシャル層に対するオーミック接触28とを示している。

【0042】上述の如きデバイスに関する当業者は、本発明を、上述の構造以外の他の構造にも適用することができることを理解することができるであろう。そのような他の構造としては、注入されたp形のウエルを有するプレーナPMOSFET、並びに、部分的にエッチングされたエピレイヤーからp形のソース及びドレインが形成される構造が挙げられる。いずれにしても、一般的には、酸化物がデバイスのp部分及びn部分の両方を区分し、これにより、酸化物の部分を通る漏れがデバイスを実質的に短絡させないようにする。そのような短絡の防止は、本発明の一つの主要な利点である。

【0043】本発明は、チャンネルのドーパントとしてアルミニウムを使用する必要があるDDMOS(二重拡散型のMOS)、UMOS(サブチャンネルMOS)、又は、VMOS(VチャンネルMOS)の如き、SiCの中のあらゆる縦型パワーMOSFETに適用することができる。

【0044】

【発明の効果】本発明によれば、炭化ケイ素の表面に高品質のパッシベーション層を形成できる。

【図面の簡単な説明】

【図1】6H-SiCのインバージョン・モードMOSFETの298Kにおけるドレイン電流-ドレイン電圧特性をプロットしたグラフである。

【図2】6H-SiCのインバージョン・モードMOSFETの473Kにおけるドレイン電流-ドレイン電圧特性をプロットしたグラフである。

【図3】6H-SiCのインバージョン・モードMOSFETの673Kにおけるドレイン電流-ドレイン電圧特性をプロットしたグラフである。

【図4】6H-SiCのインバージョン・モードのNMOSFETの298Kにおいて測定したドレイン電流-ドレイン電圧特性をプロットしたグラフであって、酸化物の中のアルミニウムを減少させた効果を示している。

【図5】6H-SiCのインバージョン・モードのNMOSFETの423Kにおいて測定したドレイン電流-ドレイン電圧特性をプロットしたグラフであって、酸化物の中のアルミニウムを減少させた効果を示している。

【図6】6H-SiCのインバージョン・モードのNMOSFETの573Kにおいて測定したドレイン電流-ドレイン電圧特性をプロットしたグラフであって、酸化物の中のアルミニウムを減少させた効果を示している。

【図7】本発明を採用したnチャンネル型のMOSFETのプレーナ構造の最初のデバイス構造を示す断面図である。

【図8】本発明を採用したnチャンネル型のMOSFETのプレーナ構造の最終的なデバイス構造を示す断面図

である。

【図9】本発明を採用したh i - l o型のIMPATTダイオードを処理する方法の工程を示す断面図である。

【図10】本発明を採用したh i - l o型のIMPATTダイオードを処理する方法の工程を示す断面図である。

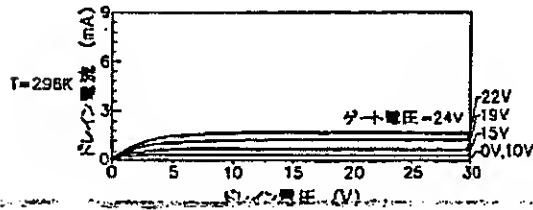
【図11】本発明を採用したh i - l o型のIMPATTダイオードを処理する方法の工程を示す断面図であ

る。

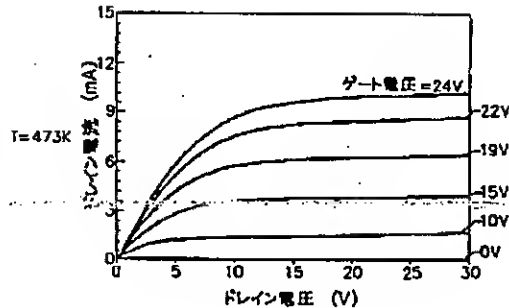
【符号の説明】

- | | |
|-------------|------------------|
| 10、20 デバイス | 11 基材 |
| 12 エピタキシャル層 | 13 未ドーパのエピタキシャル層 |
| 14、15 ウエル | 16 ソース接点 |
| 17 ドレイン接点 | 18 ゲート接点 |
| 19 酸化物層 | |

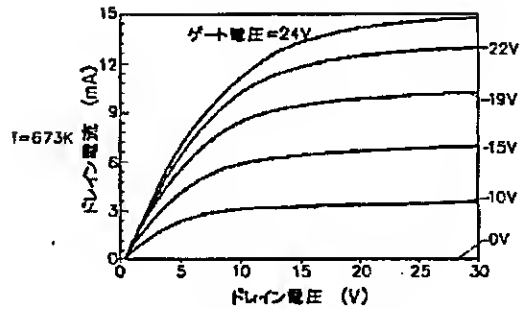
【図1】



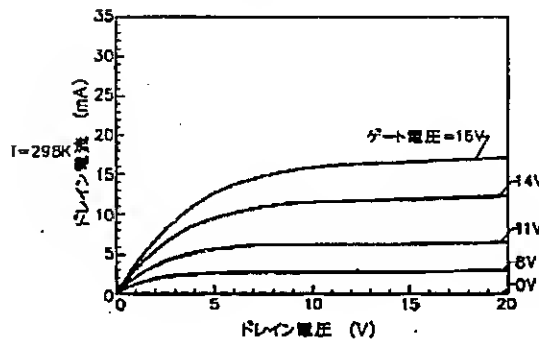
【図2】



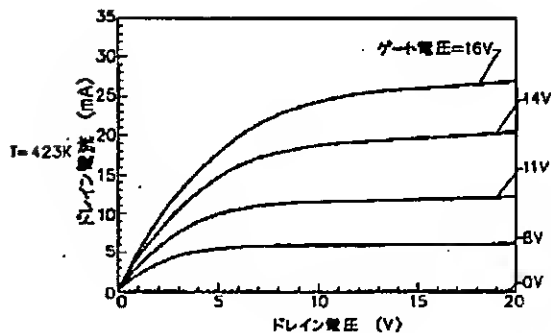
【図3】



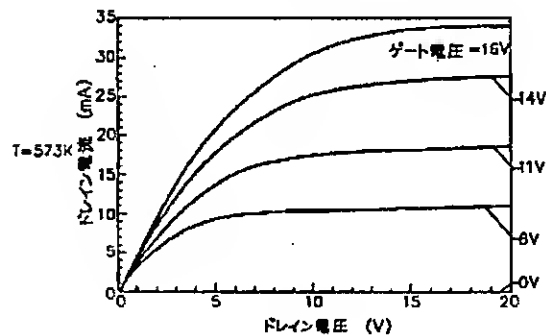
【図4】



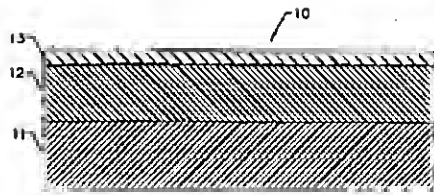
【図5】



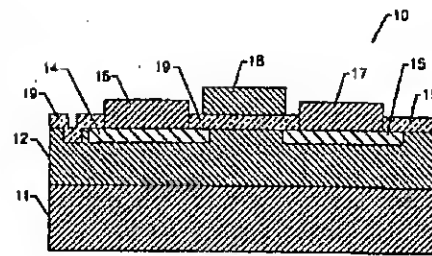
【図6】



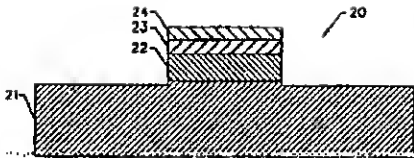
【図7】



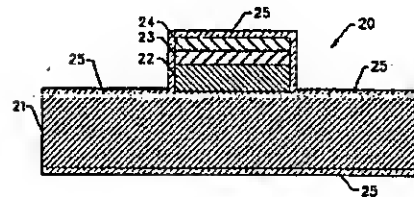
【図8】



【図9】



【図10】



【図11】

